



Elektronika a Mikroelektronika A4B34EM

8. přednáška

- Technologie CMOS
- Pokročilé technologie
- Pasivní součástky

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



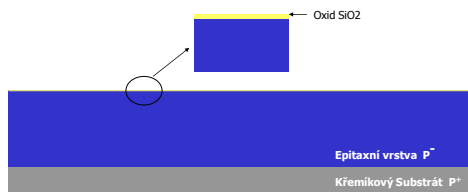
Technologie CMOS

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Technologie CMOS – Lokální oxidace

Růst termického oxidu: Velmi slabá vrstva SiO_2 (~200Å) zmenšuje mechanické pnutí mezi křemíkem a budoucí vrstvou nitridu.



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Depozice Nitridu: Vrstva nitridu (Si_3N_4) (~2500Å) je nanášena metodou CVD (Chemical Vapor Deposition). Má za úkol zabránit oxidaci mimo izolační příkopy.

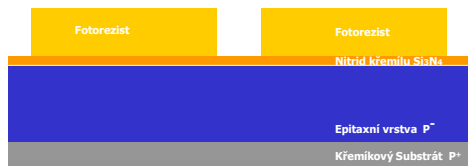


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Maska AKTIVNÍ OBLASTI - Nanosení Fotorezistu :
0.5 - 1.0 mikrometr silný

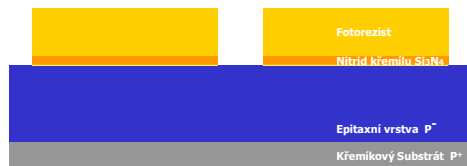


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Odleptání Nitridu a Oxidu: Reaktivní iontové leptání (RIE)

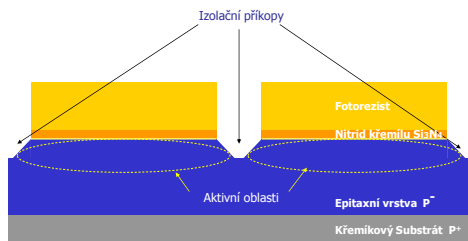


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Leptání příkopů v křemíku: RIE – Tímto krokem se definují aktivní oblasti, kde budou tranzistory

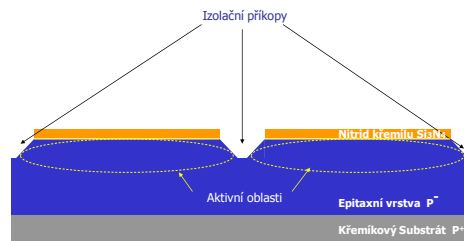


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Odstranění fotorezistu:

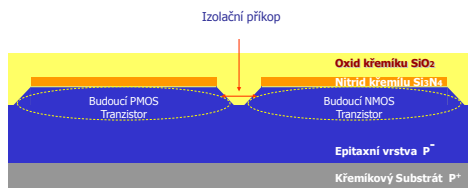


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Růst izolačního oxidu: pomocí lokální oxidace nebo metodou CVD. Oxid plní funkci izolace mezi jednotlivými tranzistory.

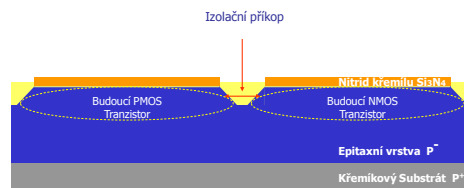


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Odstranění oxidu: Oxid je odstraněn z povrchu chemicko-mechanickým (Chemical Mechanical Polish CMP). CMP je nastaven tak, že skončí na vrstvě nitridu.

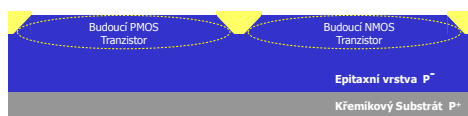


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření izolačních příkopů

Odstranění Nitridu: Pomocí mokrého leptání v H_3PO_4 , vytvoříme izolační příkopy (Shallow Trench Isolation - STI)

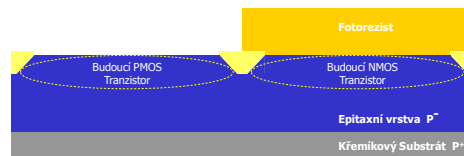


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření jámy N-

Maska N-Well: Nanesení silného fotorezistu, který zabraňuje implantaci příměsí do nežádoucích míst.

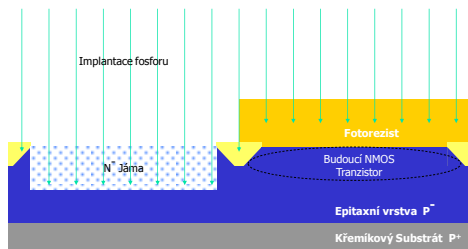


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření jámy N-

Implantace jámy N-: Fosfor je urychlován vysokou energií. Vytvoří se tak oblasti N- pro budoucí PMOS tranzistor.

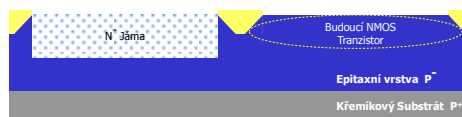


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření jámy N-

Odstranění fotorezistu:

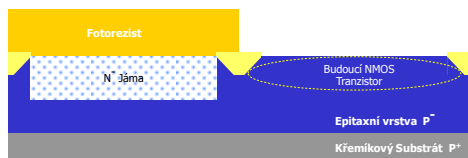


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření jámy P-

Maska P-Well: Nanesení a vyvolání fotorezistu pro oblasti jámy P-

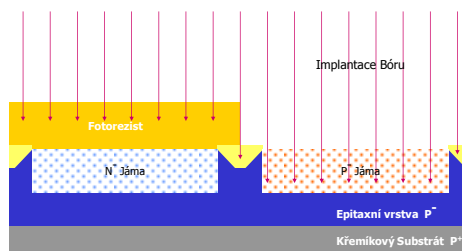


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření jámy P-

Implantace jámy P-: Bór je urychlován vysokou energií. Vytvoří se tak oblasti P- pro budoucí NMOS tranzistor.



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření jámy P-

Odstranění fotorezistu



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření jámy P- a N-

Rozdifundování příměsí: Tento vysokoteplotní krok zahájí proces difúze a zároveň odstraní poruchy v monokrystalu způsobené iontovou implantací..

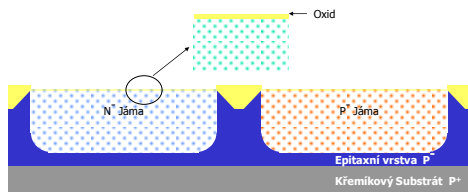


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření termického oxidu – odstraní poruchy z povrchu

Růst oxidu zároveň s rozzdifundováním: Tenká vrstva (~250 Å). Oxid má za účel odstranit poruchy z povrchu před nanášením hradlového oxidu



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Odleptání oxidu

Odstranění „obětního“ oxidu: Oxid je odstraněn mokrým leptáním v HF. Po této operaci je povrch substrátu ideálně čistý a rovný.



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Vytváření hradlového oxidu

Růst hradlového oxidu: Toto je nejkritičtější technologický proces! Velice slabá vrstva (10-100Å) plní úlohu hradlového dielektrika obou tranzistorů. Musí být extrémně čistý a jeho tloušťka se může lišit +/- 1Å.



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování hradel

Depozice Polysiliconu: Polykrystalický křemík je nanášen metodou CVD 1500-3000 Å.

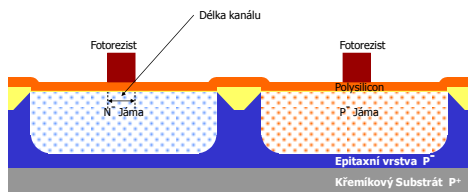


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování hradel

Maska POLYSI: Definuje oblasti hradel obou tranzistorů. **Spolu s hradlovým oxidem to je nejkritičtější technologický krok!** Definuje rozměr délky kanálu tranzistorů.

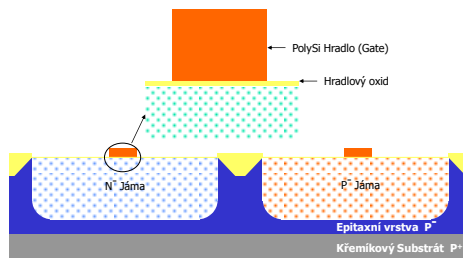


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování hradel

Odleptání Polysiliconu a odstranění fotorezistu: Metodou RIE (Reactive Ion Etching). Tímto je ukončeno formování hradel.

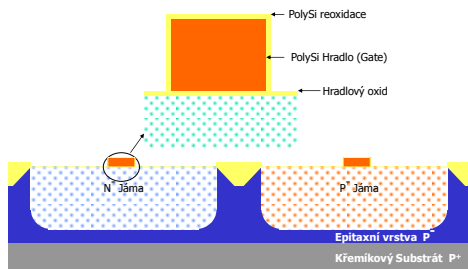


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování hradel

Oxidace polysiliconu: Tenká vrstva oxidu slouží k oddělení hradel a následné vrstvy nitridu. Důležité kuli mechanickému přizpůsobení.

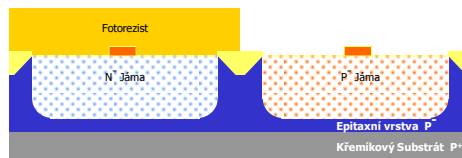


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Maska N-diff: Vykrytí iontové implantace pro N oblasti

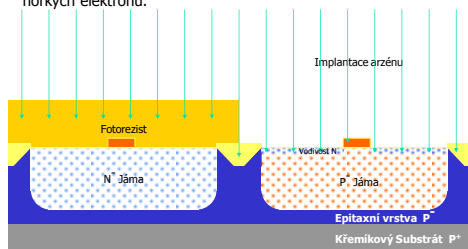


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Implantace pro NMOS Transistor: Velice mělká (malá energie) implantace většinou iontů arzénu. Tímto krokem se formuje hrot tzv. LDD (Lightly Doped Drain) struktury. Redukuje efekt horkých elektronů.



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Odstranění fotorezistu:

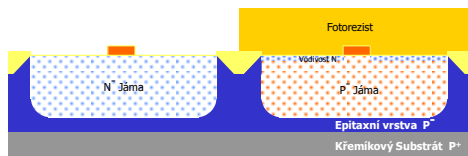


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Maska P-diff: Vykrytí iontové implantace pro P oblasti

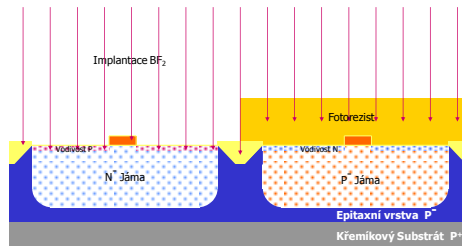


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Implantace pro PMOS Transistor: Velice mělká (malá energie) implantace BF_3 . Tímto krokem se formuje hrot tzv. LDD (Lightly Doped Drain) struktury. Redukuje efekt horkých elektronů.



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Odstranění fotorezistu

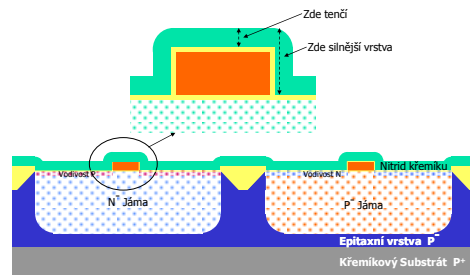


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Depozice Nitridu: CVD 1200-1800A. Slouží k vymaskování LDD struktury

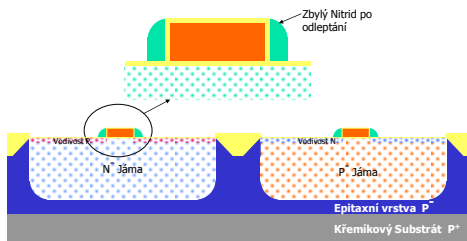


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Leptání Nitridu – formování postranních maskovacích stěn: Pomocí RIE je Nitrid vertikálně odleptáván na jeho tloušťku, takže po leptání zůstanou boční stěny. Ty slouží jako maska pro implantaci oblastí sourceu a drainu.

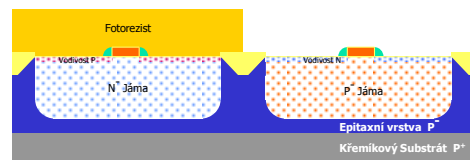


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Maska N-diff: Vykrytí iontové implantace pro N+ oblasti

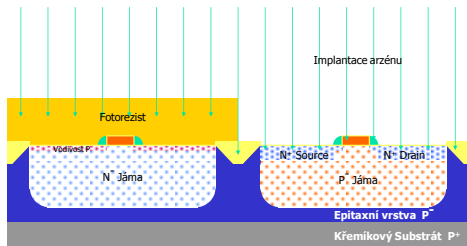


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Implantace pro NMOS Transistor: Mělká (malá energie) implantace většinou iontů arzénu. Veliká dávka. Tímto krokem se formuje LDD (Lightly Doped Drain) struktura, která redukuje efekt horkých elektronů.

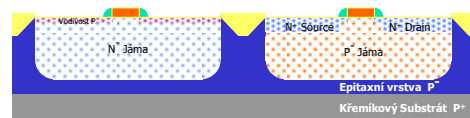


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Odstranění fotorezistu:

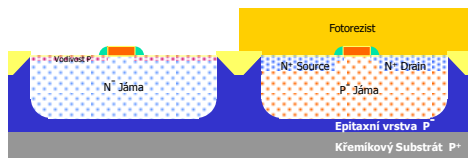


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Maska P-diff: Vykrytí iontové implantace pro P+ oblasti

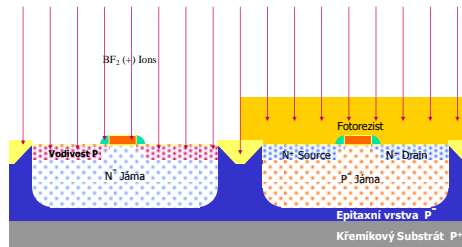


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Implantace pro NMOS Transistor: Měkká (malá energie) implantace většinou iontů BF₂. Velká dávka. Tímto krokem se formuje LDD (Lightly Doped Drain) struktura, která redukuje efekt horkých elektronů.

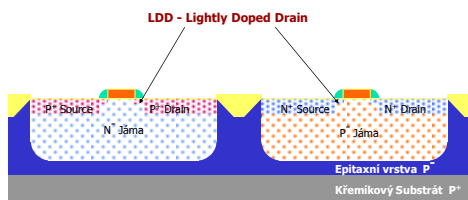


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Formování difúzních oblastí pro source a drain

Odstranění fotorezistu a rozdifundování: Tímto krokem jsou elektronické součástky hotové. Zbývá vytvořit metalizační propojení.

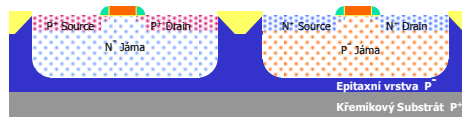


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Odeptání oxidu

Odeptání oxidu: Rychlé ponoření do roztoku HF.



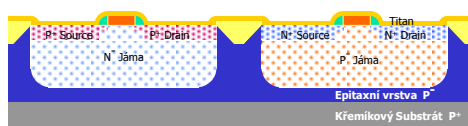
Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Nanášení silicidů

Depozice Titanu: Tenká vrstva (200-400Å) je nanášena na celou plochu substrátu.

Silicidy formují vlastnosti přechodu kov-polovodič a hlavně zabráňují difundování kovových atomů metalizace do aktivních oblastí polovodiče

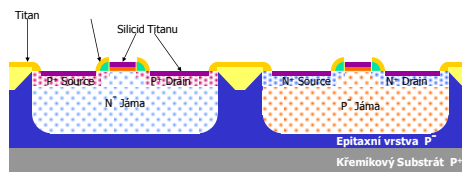


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Nanášení silicidů

Formování silicidu Titanu: Rychlý teplotní ohřev (800 stupňů) v dusíku nastartuje reakci titanu a křemíku. Vytvoří se tak silicid Titanu. V ostatních oblastech zůstane původní vrstva Titanu beze změny. Tento technologický krok vytvoří tzv. Self-Aligned Silicid.



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace



První metalizace



První metalizace

Diagram illustrating the structure of a PNP transistor. The structure consists of a Silicon Substrate (Křemíkový Substrát) with a P+ layer. The P+ layer is divided into a P+ Source and a P+ Drain. The N+ jádra (core) is located between the P+ Source and P+ Drain. The Epitaxní vrstva P+ (Epitaxial P+ layer) is shown above the P+ Source and P+ Drain. The diagram also shows a cross-section of the transistor with a PNP structure, including a PNP Source, PNP Drain, and PNP jádra (core). The diagram is labeled with "Fotorezist" (Photoresist) and "BPSG" (Boron Phosphorus Silicate Glass).



První metalizace



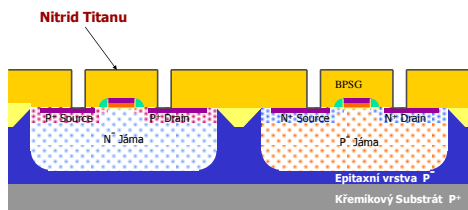
První metalizace

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace

Depozice Nitridu Titanu: TiN je napařen v tloušťce cca 200Å. Vrstva slouží k dokonalému přilnutí metalizace k vrstvě izolační.

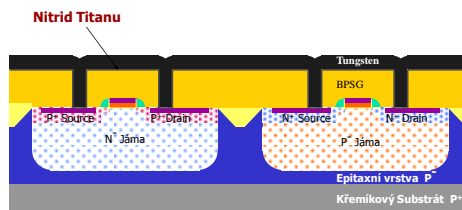


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace

Tungsten Depozice: Touto metodou se deponuje konformní vrstva kovu (pomocí CVD), která zaplní díry pro kontakty. Tloušťka musí být alespoň polovina průměru kontaktů.

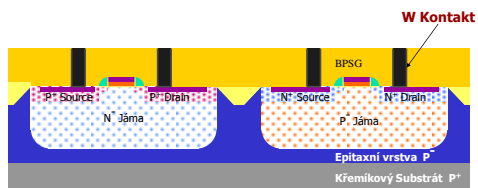


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace

Leštění Tungsten vrstvy: Metodou CMP. Tímto krokem se docílí planárního povrchu. Odstraní se také Nitrid Titanu. Výsledkem jsou propojky mezi aktivními součástkami na čipu a budoucí vrstvou metalizace.

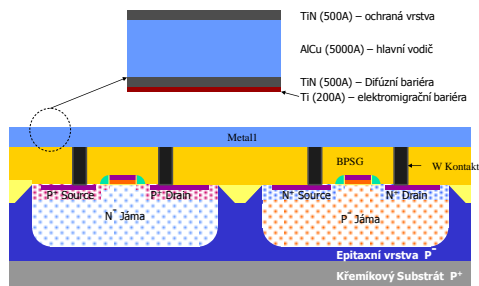


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace

Depozice Metalu1: Metalizace je složena z několika vrstev:

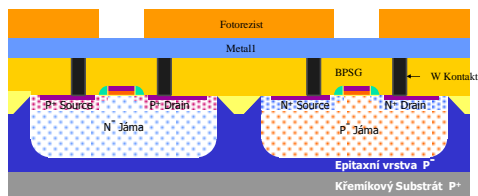


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace

Maska METAL1: Depozice a vyvolání fotorezistu pro motiv první vrstvy metalizace

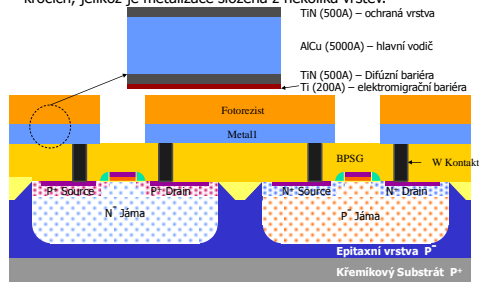


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace

Leptání Metalizace1: Metodou RIE. Provádí se v několika krocích, jelikož je metalizace složena z několika vrstev.

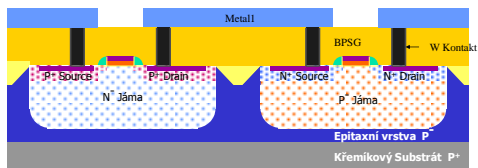


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



První metalizace

Odstanění fotorezistu: Tímto krokem je první vrstva metalizace hotová.

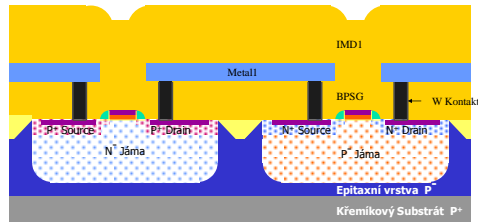


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace Dnes až 11 vrstev !!!

Depozice IMD1: Nedotovaný oxid křemičitý je deponován metodou CVD. Zaplní dokonale mezery mezi metalizací. Tloušťka přibližně jeden mikrometr. Tato vrstva slouží k elektrické izolaci jednotlivých vrstev.

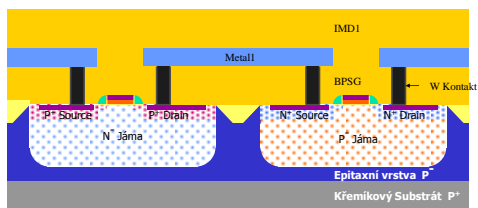


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Broušení a leštění IMD1: Chemicko-mechanické leštění zajistí naprosto rovný a hladký povrch.

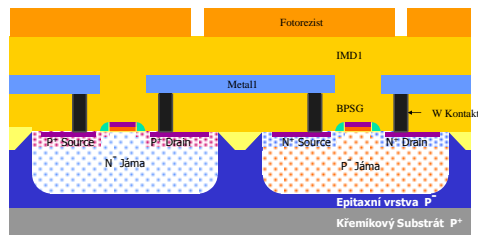


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Maska VIA1: Nanesení a vyvolání fotorezistu.

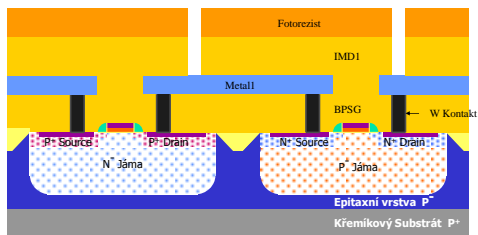


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Leptání průchoдек VIA1: Metodou RIE.

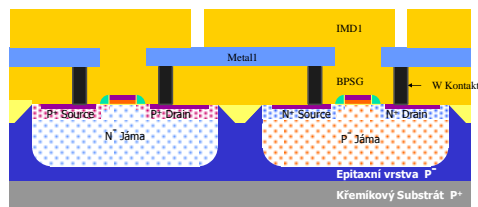


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Odstanění fotorezistu:

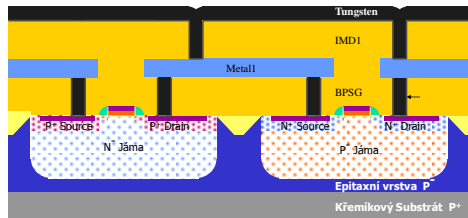


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Depozice adhezivní vrstvy Nitridu Titanu a vrstvy Tungsten:
Stejný postup jako u první metalizace.

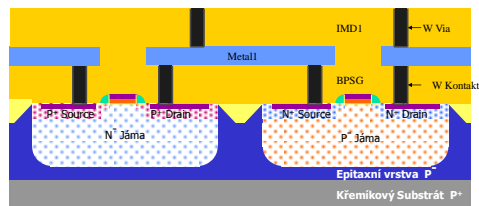


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Broušení a leštění Tungsten:

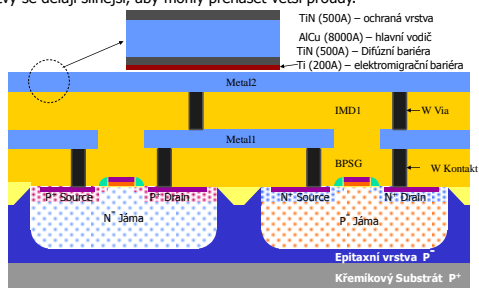


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Depozice Metal2: Podobné složení vrstev jako u Metalu1. Horní vrstvy se dělají silnější, aby mohly přenášet větší proudy.

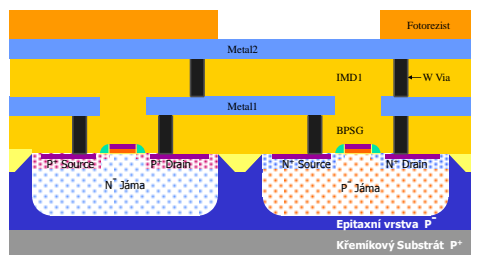


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Maska Metal2: Nanesení a vyvolání fotorezistu.

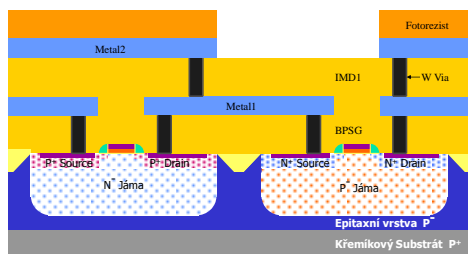


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

Leptání Metal2: Metodou RIE. V několika krocích.

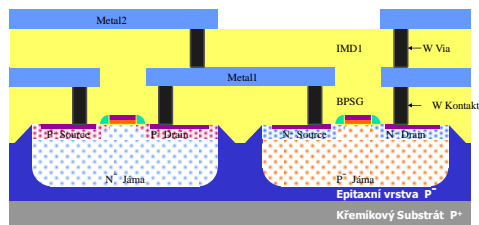


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Druhá až n-tá vrstva metalizace

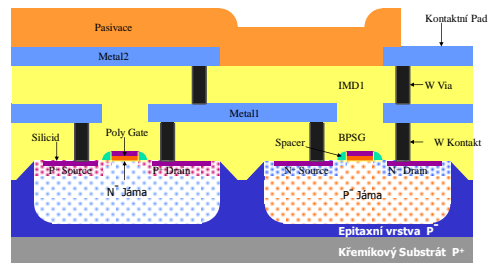
Odstanění fotorezistu: Druhá vrstva je hotová



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



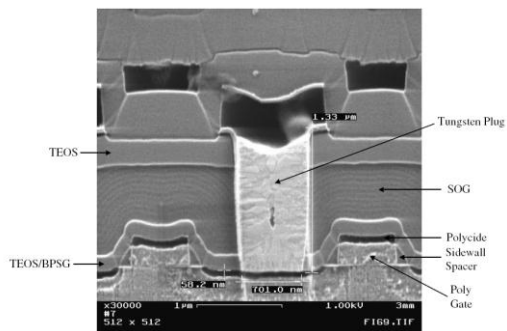
Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



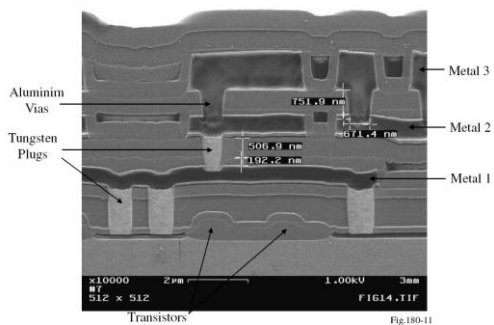
Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



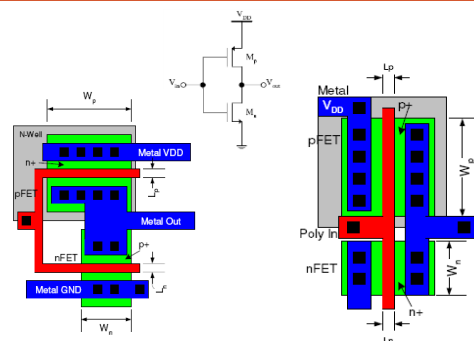
Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Technologie předeptutého křemíku

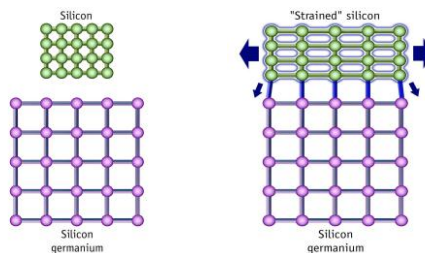
Strained Silicon

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Technologie předeptutého křemíku

- Strain = „napnout“
- Využívá se rozdílné mřížkové konstanty Si a Ge



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Technologie výroby pseudomorfního SiGe

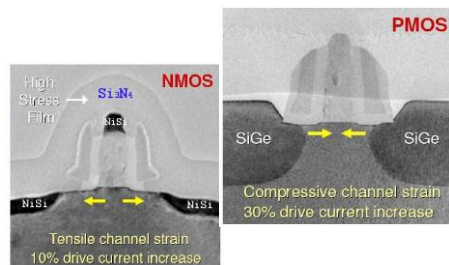
Používá se epitaxní růst při nízkých teplotách (300-800°C)
Zvýší se pohyblivost elektronů a děr



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Implementace do CMOS struktury

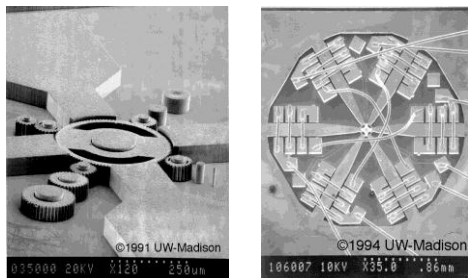


Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Technologie MEMS

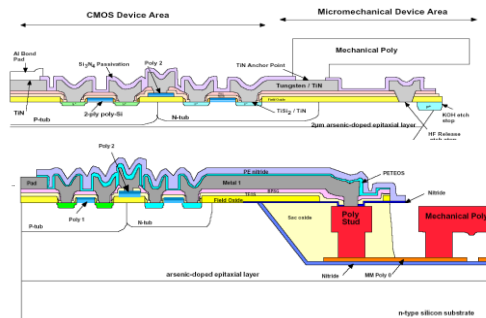
MEMS – Micro Electro Mechanical Systems



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



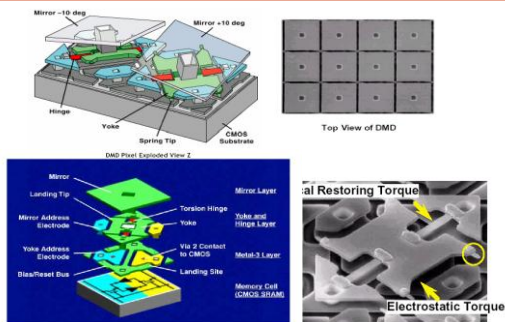
Speciální technologie MEMS



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Mikrozrcátka



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



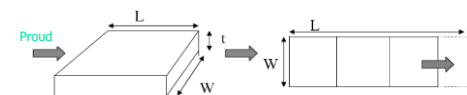
Pasivní součástky ve IO strukturách

Rezistory
Kapacity
Čivky

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL

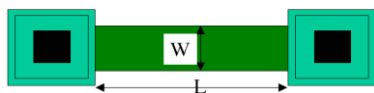


Odpor na čtverec



■ Odpor na čtverec

$$R_{\square} = \rho/t \quad (\Omega/\square)$$



$$R \approx 2R_{\text{contact}} + (L/W) R_{\square}$$

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Integrované rezistory – Typy a vlastnosti

$$R = 2R_{\text{cont}} + \frac{L}{W} R_{\square}$$

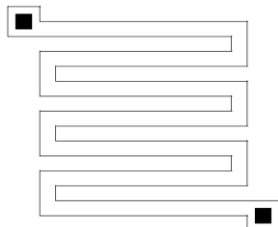
Type of layer	Sheet Resistance W/Ω	Accuracy %	Temperature Coefficient ppm/°C	Voltage Coefficient ppm/V
n + diff	30 - 50	20 - 40	200 - 1K	50 - 300
p + diff	50 - 150	20 - 40	200 - 1K	50 - 300
n - well	2K - 4K	15 - 30	5K	10K
p - well	3K - 6K	15 - 30	5K	10K
pinched n - well	6K - 10K	25 - 40	10K	20K
pinched p - well	9K - 13K	25 - 40	10K	20K
first poly	20 - 40	25 - 40	500 - 1500	20 - 200
second poly	15 - 40	25 - 40	500 - 1500	20 - 200

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Velké rezistory

Meandrovitá topologie

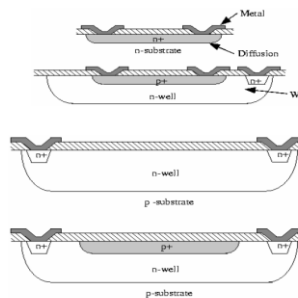


$$R = \frac{L}{W} R_{\square} = \frac{L}{W} \cdot \frac{\rho}{x_j}$$

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Difúzní rezistory



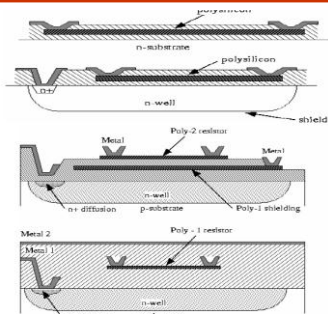
Jsou realizovány pomocí difúzních oblastí

Pozor!
Jsou napětově závislé

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Poly rezistory



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



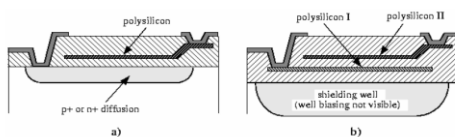
Typické hodnoty PolyRes

	Sheet Resistance (Ω/\square)	Width Variation (μm) (measured-drawn)	Contact Resistance (Ω)
N+Activ	52.2	-0.66	66.8
P+Activ	75.6	-0.73	37.5
Poly	36.3	-0.10	30.6
Poly 2	25.5	0.31	20.7
Mtl 1	0.05	0.56	0.05
Mtl 2	0.03	-0.06	
N-Well	1513		

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Integrované kapacity

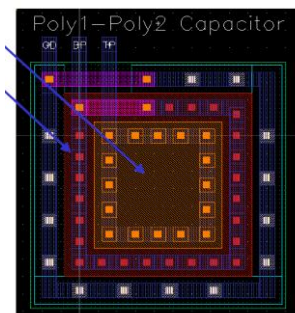


$$C = \frac{\epsilon_{\text{ox}}}{t_{\text{ox}}} WL$$

Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



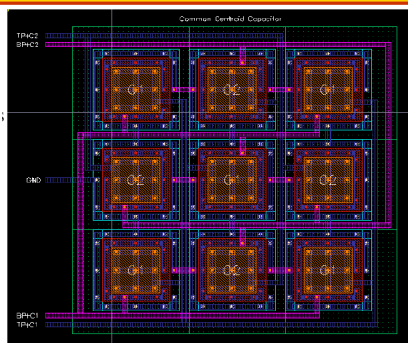
Poly1 – Poly2 kapacitor



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



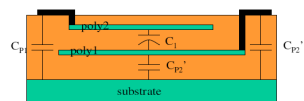
Layout pro spínané proudy



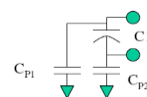
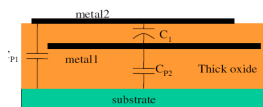
Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Pozor na parazitní kapacity



C_{P1}, C_{P2} are very small (1-5 % of C₁)
C_{P2} is around 10-30 % of C₁



Jiří Jakovenko – Elektronika a Mikroelektronika - Katedra mikroelektroniky – ČVUT FEL



Typické hodnoty

Capacitance	N+Actv	P+Actv	Poly	Poly 2	Mtl 1	Mtl 2	UNITS
Area (substrate)	292	290	35		20	13	aF/ μm^2
Area (N+active)			1091	684	49	26	aF/ μm^2
Area (P+active)			1072	677			aF/ μm^2
Area (poly)				599	45	23	aF/ μm^2
Area (poly2)			900		45		aF/ μm^2
Area (metal1)						42	aF/ μm^2
Fringe (substrate)	80	170			36	25	aF/ μm
Fringe (poly)					59	39	aF/ μm