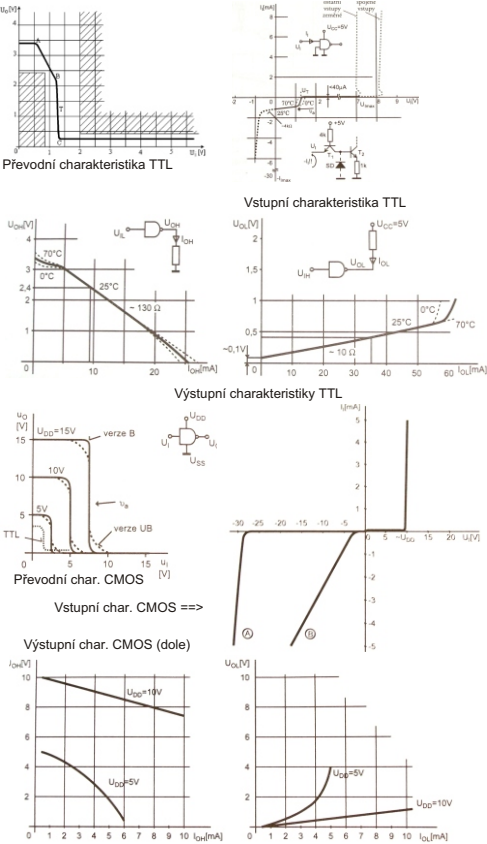


Vstupní, výstupní a převodní charakteristika TTL a CMOS



Popsat logicky obvody TTL, CMOS a všechny jejich mutace

**TTL** - základem je monolitické hradlo NAND (NOR). Vyhází se z DTL logiky, ale vstupní diodový součin a oddělovací diody sou nahrazeny víceemitorovým tranzistorem. Přednosti TTL jsou rychlost, dostatečný čísel a přijatelná hustota na čipu. Logický zisk N=10. Uilmax=0,8V, Uilmin=2V, Uolmax=0,4V Uolmin=2,4V. **Modifikace TTL - 74L- řada s malou spotřebou** - větší hodnoty odporu, nižší logický zisk a také logická spotřeba. 3x pomalejší než standard. **74H - rychlá řada** - nižší hodnoty odporu, vstup víceemitor. Tran opatřen ochrannými diodami proti záporným překmitům, darlingtonové zapojení na výstupu. **74S - Shottkyho rychlá řada** - odpory jako u 74H, normální tranzistory nahrazeny kombinací Shottkyho dioda - tranzistor. Shottkyho diodami oddělené také vstupy obvodu proti záporným překmitům. **74LS - Shottky rychlá s malou spotřebou** - kombinace řady L a S. AND je realizovaná místo víceemitor, diodami. **74AS - Shottky velmi rychlá řada, 74ALS - Shottky rychlá řada s nejmenší spotřebou** - vyráběné technologií se zmenšenými parazitními kapacitami a tím snížené doby zpoždění. **CMOS** - použití komplementární technologie CMOS. Menší spotřeba, podstatně větší hustota na čipu, jednodušší výrobní postupy a náklady. Základem je CMOS invertor a hradlo CMOS. Vyšší možnosti napájecího napětí 5-15 V. Na výstupu vyrovnávací buffery. Překlápěcí Utr=0,5Udd. Výstupní úroveň pro L a H se nelší od Uss a Udd. Odolnost vůči šumivým signálům je navýše závislá na Udd. **Dynamická i** na vstupní C. **MODIFIKACE** : řada 4000, **rychlá řada 74HC/HCT/HCU** (HCMOS) - při základním napájení mají 5x menší zpoždění, vstupy mohou být ve stavu zatížení. HCT - ideální k obvodu LS TTL - napájení 5V. **Velmi rychlé řady 74ACT** - zpoždění 3ns/hradlo. **BICMOS** - jádro unipolár, výstup bipolár.

Statická/dynamická sumova imunita

Sumová imunita - dovolená meze rušení MR. Maximální velikost vstupního napětí na vstup, tak aby nedošlo k nechtěné změně na výstupu. Příčiny - stejnosměrné a impulzní rušivé signály.(TTL:) **Statická** - definovaná pro rušivé signály s délkou trvání > než zpoždění hradla. Meze vyplývají z přenosové charakteristiky.1.**Garantovaná** rozdíl nejhorších možných hodnot vstupu a výstupu zaručených výrobcem. MRI=0,4V. MRh=0,4V. **2.typická** - vychází z typických hodnot logických úrovní a z prahového napětí. MRh=1,9V, MRI=1V. **Dynamická** - nečitlivost log. Obvodu ke krátkým impulsům, jejichž délka trvání je rovná a kratší než doba potřebná pro překlopení hradla. (**CMOS** ) : odolnost závislá na Udd. **Statická** - 45 až 30% Udd. **Dynamická** - vyjadřující souvislost rušení s amplitudou a délkou impulsu. U CMOS závislá i na vstupní kapacitě. Mrh je pro CMOS větší jako pro TTL až při Udd=10V.

Multiplexer, demultiplexer, kódér, dekodér, komparátor, aritmetický o.

**Multiplexer** - kombinací obvod pracující jako elektronický přepínač logických signálů. Přepínání je ovládáno adresním signálem. Přenáší informaci z jednoho z n vstupů na jeden výstup (signál z n kanálů vede po jednom vedení na výstup). Skládá se z dekoderu, z hradel pro uvolnění vstupního signálu a z výstupního n-vstupového součtového členu. **Demultiplexer** - opak k mpx. Přepína jedné logický signál v závislosti na výběrovém členu, na jeden z n výstupů. (Dekoder, součtová hradla). **Kódér** - obvod pro převod informace v kódu z 1 n do určitého kódu. Pro opačný převod se používají **Dekodéry**. **Rekódér** - převod mezi různými kódy. **Komparátor** - porovnává mezi sebou několikabitové čísla. **Logický komparátor** - generují signál, který určuje pouze rovnost, nebo nerovnost čísel. **Aritmetické komparátory** - v případě nerovnosti udávají, které číslo je větší a které menší. Pro realizaci : XOR a hradlo z OC.

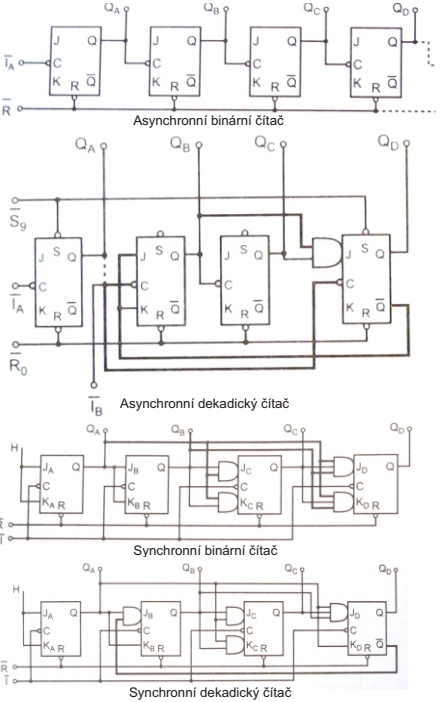
LCD a LED, zobrazovací jednotky - principy, podrobnosti

**LED** - princip spočívá v určitém druhu luminescence, při které dochází k vybuzení nosičů el. Náboje vlivem el proudu. Tím jsou nosiče převáděny do vyšších energetických stavů a při návratu zpět dochází k rekombinaci a k změněm v kvanta alemag záření. LED nepotřebují sekundární světlo a jsou lépe čitelné. Běžně LED jsou sloučiténé s TTL. Napájené jsou ss proudem 10 - 20 mA, který třeba omezit odporem. Diody se rozlišují podle : barvy, svítivosti, vyzřovacího úhlu, el parametru, tvaru a velikosti. **Zobrazovací jednotky**-bud ze svítících plošek (LED), nebo z kontrastních plošek (LCD). Nejrozšířenější jednotky jsou sedmsegmentové. Alfamumerické jednotky jsou vícesegmentové, nebo mozaikové. Rozlišujeme podle : výšky pole segmentu, zobrazovaným tvarem, společná katoda, nebo anoda. **Jednotky s LED** : verze SA, nebo SK. Segmenty jsou vytvářeny pomocí čipu jednotlivých diod. Světlo je rozváděné do segmentu světlovodem. U velmi výsokého segmentu - více diod sériově. Pro vicemístný displej - více jednotek vedle sebe. Mozkové jednotky mají diody upořádané v matici, diody se volí podle souřadnic. Katody v řádku spojené paralelně a anody ve sloupci spojitě sériově. **Jednotky s LCD** - základním principem u LCD je dynamický rozptyl světla, který vzniká natočením molekul kapalného krystalu vlivem el pole. Kapalný krystal je normálně průhledný, po natočení molekul se zakalí. Obrazce sledujeme transmisním, nebo reflexním způsobem. (Reflexní - katoda pokrytá kovem, který odráží světlo. Transmisní - světlo zezadu). K ovládání je potřeba dekodér.

1.synchronní, asynchronní citace - principy, zapojení

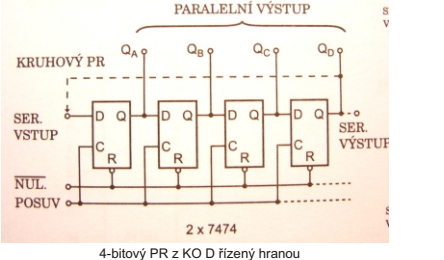
**Cítače** - sekvencí elektronické systémy, které čítají hodinové impulsy a jejich stav pak vyjadřuje výstup v určitém kódu. Struktura - BKO. Dělíme je A)podle propojení BKO na hod pulsu : **asynchronní** - hodinový vstup je vázán na výstup předchozího stupně, první na vstupní čítané impulsy. **Synchronní** - hodinové vstupy všech Bko jsou propojeny paralelně na vstupní impulsy. Asynchronní - jednodušší, ale pomalejší. B)podle počtu čítaných impulsů - čítač s modulem N : **binární, dekadický, ostatní mod N**. C)Podle směru čítání : **vřed, vzad, vratné**. **Asynchronní** -binární(na obrázku) : Každý JK překlápí jako T KO se spádovou hranou na svém hodinovém vstupu, tj na výstupu Qi-1 předchozího stupně. Každý stupeň dělí kmitočt dvěma. Dekadický - u čítače mod 10 musí být zajištěno po stavu 9 nulování, přes nulovací asynchronní vstupy jednotlivých KO. **Synchronní** - hodinové vstupy všech BKO propojeny paralelně jako hodinový vstup celého čítače. Hodnoty řídících vstupů následujícího KO sa dekodují ze stavu jednotlivých předcházejících stupňu a u vratné verze i ze směru čítání. U dekadického čítače ja zase potřeba zabezpečit nulování zpěnou vazbou.

**Vstupy(74190)** : i-sériový vstup, nonU/D-směr čítání, nonRC-puls přenosu, MX/MN-indukuje stav ve kterém dochází k přenosu, nonE-uvořovací vstup, lze ním znemožnit čítání. **Razení** - také může být **synchronní**, nebo **asynchronní**. U synchronního zapojení je každý z následujících čítačů uvořován do vstupu nonE, jen v okamžiku splnění podmínky realizované přenosem nonRC, z předchozího čítače. U asynchronního se zase sčítají zpoždění. Při Razení asynchronních čítačů může vlivem zpoždění dojít k hazardům.



Posuvné registry

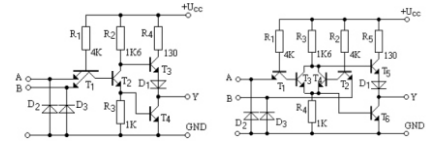
Sekvencí obvodů s charakteristikami kaskádním řazením BKO typu D, nebo JK. Slouží k posouvání sériové nebo paralelní informace. Posouvání může BKO se děje na základě hodinových ipulsů. Výběr informace může být též sériový nebo paralelní. U PR s KO D, se dochází k překlápění s náběžnou hranou. U PR s KO JK je to se zestupnou hranou. Vazby : výstup-vstup. Hodinové pulzy připojené paralelně na posuv.Realizace s D KO - jednodušší, spojení sériového výstupu se vstupem - kruhový posuvný registr - řadič. U IO, se liší vstupy i výstupy. Sériový vstup vyveden vždy, někdy i paralelní. Vstup většímu paralelní. Posuv vřed vždy, vzad při vyvedených par.výstupech, propojených se vstupem, obousměrnost umožňují upravenými PR. Vstup : M-určuje typ vstupu (pariser) **Použití** : **Sério-paralelní převodník, Paralelní-sériový převodník, Řadič, Vyrovnávací pamě** .



**Vsechno kolem impulsu(sírka, délka nabežny hrany)** **Tvar** : skokový, pravouhlý, trojúhelníkový, pilový, exponenciální. Různé tvary impulsu můžeme získat upravení běžných impulsů (sečením, integrací, derivací, omezením, separací...) **Amplituda** : absolutní hodnota mezi nejvyšším a nejnižším bodem průběhu. Pokud vůči základně existují dva vrcholy, pak se amplituda označuje jako napětí špička-špička. **Délka** : dána časovou vzdáleností hran impulsu a vyjadřuje dobu trvání impulsu. U neideálních průběhu se uvažuje vzdálenost mezi pruchody čela a týlu impulsu 50% úrovně z Um. Překmil se udává v % amplitudy. ==>

**Polarita** : odpovídá znaménku derivace náběžné hrany impulsu a je vztažena vždy proti základně. **Délka náběžné a závěsné hrany** : průběhy nemají ideálně strmé čela a týlu, proto se definuje délka hrany, je tedy vymezena měří časem, kdy impuls dosáhne 10% až 90% z amplitudy. **Periodické PULSY: Opakovací kmitočt** : perioda, časová vzdálenost stejných částí dvou po sobě opakujících se impulsu. **Střída ( )**, **pracovní čítnel k** : =(ti/(t0-ti)=(k)/(1-k) Střída je poměr mezi délkou impulsu a periodou. K=ti/t0= (1/+ ) pracovní čítnel je poměr mezi délkou impulsu a periodou.

TTL - elementární hradla, fce,nakreslit a popsat



**NAND** : Víceemitorový tranzistor T1 (až 8 vstupů - A, B, C, ...,H) vytváří logický součin. Rezistor R1 omezuje vstupní proud, tranzistor T2 řídí funkci konkrétněho stupně složeného z tranzistorů T3 a T4. Rezistor R3 zajišuje u v příslušném stavu zavření tranzistoru T4 a tolež zajišuje u v opacném případě pro čítače T3 posouvací dioda D. Rezistor R4 omezuje proud z napájecího zdroje při přechodech výstupu, kdy jsou současně krátkodobě otevřeny oba tranzistory T3 i T4. Diody na vstupech slouží k omezení záporných napě ových špiček, které se mohou vytvořit na sběrnicích, na dlouhých vedeních nebo při kapacitní vazbě. Některé obvody staršího data výroby tyto diody nemusí mít a z označení to nemusí být patrné. Poznámka : uvedená logická funkce NAND, podobná jako i logické funkce u dalších obvodů, platí pro tzv. pozitivní logiku (logická úroveň log. 1 je reprezentována kladnější hodnotou napětí) **NOR** : Na obr. 2.2 je znázorněno vnitřní schéma zapojení obvodu NOR standardní řady technologie TTL. Vstupní část obvodu (tranzistory T1 a T2) má funkci shodnou s tranzistorem T1 hradla NAND, výstupní část (tranzistory T5, T6, D) je shodná s výstupní částí hradla NAND. U hradla NOR je součtová část realizována paralelně zapojenými tranzistory T3 a T4, které funkci odpovídají tranzistoru T2 ve schématu hradla NAND (bud v závislosti na signálu Asepné T3 nebo v závislosti na signálu B sepné T4 nebo oba). Hodnoty pasivních součástek jsou shodné u obou typů hradel. Z toho vyplývá, že vnější chování obou hradel (vyjma logické funkce) bude po signálové straně shodné.

Tristavova logika, co to je a pouziti

Jedná se o obvod, který může kromě výstupních úrovní Log0 a Log1 nabývat ještě třetího stavu, stavu vysoké impedance (odpojeno). Obvod je doplněn dalšími dvěma tranzistory, které zajišují uzavření obou výstupních tranzistoru a tím i stav Z. Přibylý vstup nonE (enable), který uzavírá ovládací tranzistory. Využití : pro připojení na signálovou sběrnici, budíče sběrníc nebo paměti atd.

Staticke vs dynamike pameti RAM, principy, zpusob prace s dyn. pameti RAM

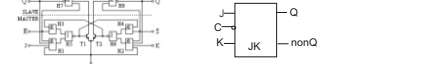
Paměti rozlišujeme podle způsobu provozu na statické a dynamické. **Statické** : Paměť ovou bunkou pro 1 bit je BKO, proto mají stálý velký příkon (s výjimkou CMOS). Příkladem je paměť SRAM. Uplatňuje se bipolární aj unipolární technologie. **Dynamické** : Zde se výhradně používají tranzistory MOS a jejich kapacita v řídicí elektronice pamatované je určena velikostí elektrického náboje. Uložení náboje však zaniká a proto je potřebné obnovování (refresh) dat. Z toho plyne větší obvodová složitost, ale příkon jenom při práci s paměti. Vysoká hustota na čipu. Označení DRAM. **Zpusob práce s dyn** : k záznamu informace se využívá kapacita řídicí elektrodou která tvoří základ paměti. Při zápisu se aktivuje příslušná sběrnice a datovou sběrnicou se přivede přes T2 informace na C. Potom zase T2 zavře. Podobně funguje i čtení, jenom se pomocí T3 přeneše inf z C. Zotavování dat může být postupné (počas čtení nebo zápisu), nebo planární (obnovení celé paměti).

RWM, ROM, PROM, EPROM, EEPROM - vse, co vite..

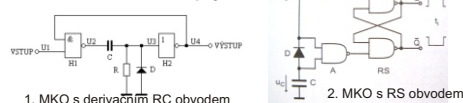
Druh paměti, který umožňuje pouze čtení trvale zaznamenané informace vložené výrobem, se označuje **ROM (read only memory)** Výrobce „naplní“ jednotlivé buňky paměti jednou po vždy požadovaným obsahem. Jeli obsah není tedy možno měnit. **PROM** (programmable ROM). Paměti typu PROM mají z výroby ve všech paměť ových obvodech jednotnou úroveň, většinou to bývá úroveň logické jedničky. Uživatel má možnost pomocí vhodného programovacího postupu na jednotlivých místech tuto jedničkovou úroveň změnit na nulovou (většinou přepálením vnitřní spojky nebo jiným podobným postupem). Do paměti typu PROM je tedy možné pouze jednou určitou informaci zapsat a poté ji opakovaně číst. Obsah paměti však může určit uživatel. Tento typ paměti se dnes již téměř nepoužívá. **Pamě** , která umožňuje smazat zaznamenaný obsah a nahradit ho jiným, se označuje **RWM** (read write memory). Zápis lze opakovaně číst, zůstane v paměti ovšem pouze po dobu jejího připojení k napájecímu napětí. Z technologického hlediska se paměti RWM dělí na statické a dynamické. Základ statických pamětí je tvořen bistabilním logickým obvodem, který se překlápí do požadovaného stavu a setrvává v něm dokud není přivedena nová informace a nebo není odpojeno napájecí napětí. Princip dynamických RAM pamětí spočívá v tom, že se parazitární kapacita hradla tranzistoru MOS učví substrátu, kterou jinak pokládáme za škodlivou, využije k uchování informace: kapacita se nabije přes vhodný tranzistor a napětí na ní setrvá dostatečně dlouhou dobu (nejméně 2 ms). Z toho vyplývá, že pro uchování informace v této paměti je třeba zajistit proces jejich neustálé obnovy (refresh), což se dosahuje operací periodického čtení obsahu a jeho zpětného ukládání. Nevýhodou ztráty zapsaných dat při odpojení napájecího napětí odstraňuje další typ paměti označovaný jako **EPROM** (Erasable PROM). Obsah těchto pamětí lze vymazat osvětlením povrchu čipu ultrafialovým světlem s přesně definovanou vlnovou délkou a intenzitou (k tomu slouží odkrývací okénko z křemenného skla v pouzdru obvodu). Vzhledem k tomu, že na paměti tohoto typu je nejdražší pouzdro, objevily se na trhu paměti bez okénka, které díky tomu zastávají funkci pamětí PROM při mnohem příznivější cenové relaci. Posledním běžně používaným typem jsou paměti **EEPROM**, jejichž obsah lze vymazat elektricky.

Klopny obvod J-K (zapojeni, osvetlit cinnost...)

Klopny obvod typu J-K je tvořen dvěma klopnými obvody typu R-S, tvořenými dvojitě řazenými NOR a dvojitě řazenými NAND. Obvod je vybaven dvěma datovými vstupy J a K, hodinovým vstupem CL a dále může mít jeden asynchronní vstup R pro nulování, popř. druhý vstup S pro nastavení. Datový signál postupuje obvodem ve dvou časových okamžicích, které jsou určeny zestupnou a sestupnou hranou hodinového signálu CL. Na začátku celého cyklu je hodinový signál CL na úrovni log. 0. Výstupy součinnových hradel jsou vzhledem k úrovni signálu CL také na úrovni log. 0, takže interní klopny obvod R-S se nachází v pamě ovém stavu. Při nárůstu napětí na vstupu CL se nejprve uzavírá dosud otevřený tranzistor T1. Proto přecházejí oba dva vstupní signály výstupního klopného obvodu (slave) na úroveň log. 1, takže tento klopny obvod přechází do pamě ového stavu. Po průchodu signálu CL rozhodovací úrovní se na vstupech hradel objevují úrovně odpovídající úrovní signálu J a K a současně se také do odpovídajícího stavu nastavuje vnitřní klopny obvod. Při opacné změně úrovně signálu CL, tzn. při jeho sestupné hraně, se opět nejprve oba výstupy hradel vrátí na log. 0, čímž se vnitřní klopny obvod zase uvede do pamě ového stavu, a nakonec se otevře ten z tranzistorů, na jehož báži je napětí odvozené od úrovně log1.



## MKO z TTL obvodu - 2 zapojení



1. MKO s derivačním RC obvodem

**MKO:** obvod s jedním stabilním a s jedním kvázistabilním stavem. Doba kvázistabilního stavu závisí od přechodového děje uvnitř obvodu. MKO patří mezi časovací obvody, slouží na zkracování, nebo prodloužení impulsu. MKO s TTL - základem je nabíjení nebo vybíjení C a napěťový komparátor - hradlo TTL-1. derivák. V klidovém stavu, tzn. pokud se úroveň signálu na vstupu nemění, je vstup druhého hradla na úrovni log. 0 a na výstupu celého obvodu log. 1. Hodnota odporu R je pro hradla základní řady TTL shora omezena na hodnotu přibližně 800  $\Omega$ . Dioda slouží jednak k potlačení záporných napětí ových špiček na vstupu druhého hradla a současně urychluje regeneraci obvodu. Prodloužení impulsu 2. RS: Pro zkracování vstupních impulsů. Využívá se zde zpoždění signálu při průchodu hradlem. Pro úpravu délky výstupního impulsu možno vložit do horní větve libovolný lichý počet negátorů (nebo libovolný počet opakovacích s alespoň jedním negátorem) nebo použít pasivní RC členek.

**<= Obvod NE 555 jako MKO - úroveň log. 1.**  
Napětí na kondenzátoru C roste s časovou konstantou  $\tau = R \cdot C$ . Jakmile je  $U_c = 2/3 U_{cc}$ , komparátor 1 způsobí přepnutí výstupu do úrovně log. 0. Délka výstupního impulsu:  $t_i = 1,1 R \cdot C$  [s;  $\mu$ s; ns; fs]  
Skrácení impulsu

## Fce obvodu 555, princip, zapojení jako AKO



Integrovaný časovač 555. Je vhodný jako napěťový komparátor, pro generování stabilních impulsů a kmitů. Časování pomocí externích rezistorů a kapacitorů. Možnost použití s TTL a CMOS. Základem jsou dva U komparátory, paměťový BKO, negátor a spínač pro aplikaci se spínacím proudem až 100mA.

AKO s 555 => astabilní

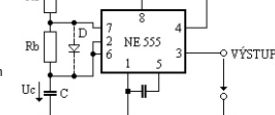
multivibrátor

Funguje jako MKO z 555.

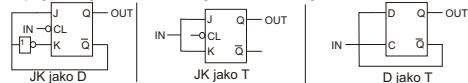
Proměnným externím napětím

můžeme měnit šířku výstupních

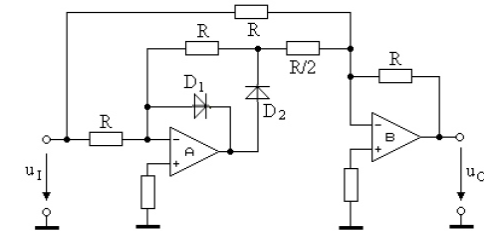
impulsů - PWM.



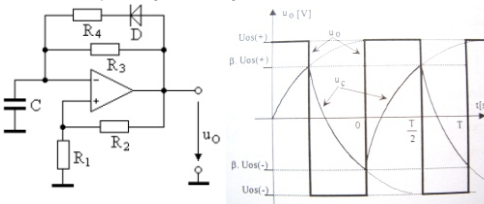
## Zapojte JK jako T-KO, JK jako D-KO, D jako T-KO



## Nakreslete obvod realizující absolutní hodnotu $U_0 = |U_i|$



## AKO s OZ + průběhy v důležitých bodech



## AKO s OZ umožňující

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

zmenu stridy v celém rozsahu

**Přístrojový zesilovač:** Odstraňuje nedostatky diferenčního zesilovače (nevýhody: 1. změna zesílení změnou dvou prvků, 2. odpor signálu  $u_{i1}, u_{i2}$  musí být stejné, 3. změna vnitřních odporů změní A, 4. nevhodné pro zesilování signálů s velkým vnitřním odporem). U přístrojového zesilovače vstupují signály  $u_{i1}$  a  $u_{i2}$  bez jakéhokoli větvení. Zesílení není ovlivněno vnitřním odporem zdroje signálu. Zesílení se nastává jedním odporem  $aR$ . Rezistorem  $aR$  a také vedlejšími rezistory protéká proud:  $I_i = (u_{i2} - u_{i1})/aR$ .

## Howland, Miller, vse co o tom vis (charky, zapojení ...)

**Millerův integrátor (invertující):** jedná se o invertující zesilovač, kde v zátěži jsou impedanční  $Z_1(R)$  a  $Z_2(X)$ . Přenos integrátoru:  $U_o(s)/U_i(s) = -(Z_2/Z_1) = -(1/s \cdot RC) = -K/(1/s)$ . Na výstupu bude napětí:  $U_o = -(1/RC) \cdot u_i \cdot t + U_{o0}$ .  
**Howlandův integrátor (neinvertující):** Základem je integrační členek s přenosem:  $U_o(s)/U_i(s) = 1/(s+1)$ . Po zavedení kladné jednotkové zpětné vazby získáme přenos soustavy:  $U_o(s)/U_i(s) = 1/(s+1)$ . Howlandův integrátor zabezpečuje, že vstupní napětí má stejnou operaci než jako výstupní napětí obvodu. Obvykle se používá s nastavením  $R_1 = R_2$ . Výhodou je snadné nulování integrátoru. Lze ho také použít jako převodník napětí/proud.



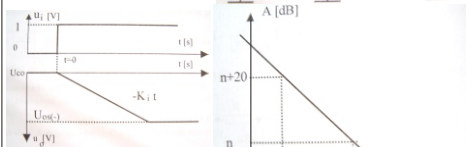
Vřavo=Millerův integrátor

Vřavo=Howlandův integrátor

Dole

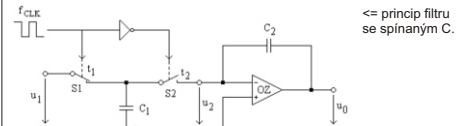
Vřavo = přechodová char (invert, u invertovat to bude opačné)

Vřavo frekvenční char.



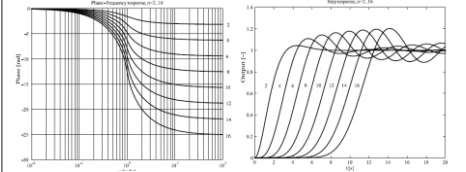
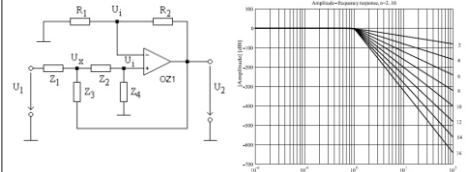
## Filtre se spínaným C, aliasing a jak mu zabránit

U klasických filtrů lze velmi složitým způsobem měnit jejich parametry, především pak přeladění jejich kmitočtových vlastností. Nabízí se zde použití jiných filtrů. Rezistory v nich jsou nahrazeny periodicky přepínanými kondenzátory, což dovoluje změnu jejich ekvivalentních odporů a následně i přeladění filtru úpravou přepínacího kmitočtu. Proto jsou tyto filtry v literatuře označovány jako SCF (switching capacitors filters). Princip spočívá ve střídavém nabíjení kapacitorů během konstantní periody.  
**Aliasing:** Aliasing, neboli překrývání ve frekvenčním spektru vzniká v důsledku přepínání kondenzátorů, které je součástí vzorkování. Aliasing se zamezuje vložením klasického filtru před filtr se spínaným kondenzátorem. Filtr se spínaným kondenzátorem tedy zajistí požadovaný řád a typ filtru (velkou stromost, malou chybu) a klasický (spojitý) dolnopropustný filtr zajistí, aby ve spektru signálu vstupujícího do filtru se spínaným kondenzátorem byly frekvence vyšší než dostatečně potlačeny. Tomuto způsobu zpracování říkáme prefiltering.



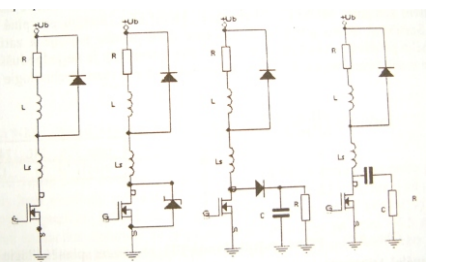
## Princip zapojení Butterworthova f, princip návrhu, frekv. char

Amplitudová charakteristika Butterworthových filtrů má velmi plochý průběh v propustném pásmu, který začíná klesat teprve v blízkosti frekvence zlomu. Rozdíl mezi ideální a aproximovanou amplitudovou frekvenční charakteristikou je na frekvenci zlomu ( $f = f_c$ ) 3 dB a nezávisí na řádu filtru. Normovaným Butterworthovým polynomem n-tého řádu rozumíme polynom, jehož komplexně sdružené kořeny leží v levé polovině, přitom pro liché n je jeden kořen vždy reálný a roven -1, dalších n-1 kořenů jsou komplexně sdružené kořeny se zápornou reálnou částí. Pro sudá n má polynom n/2 dvojic komplexně sdružených kořenů se zápornou reálnou částí.  
**Princip návrhu:** Návrh Butterworthova filtru s použitím operačních zesilovačů a s využitím normovaných polynomů  $BN(p)$  (tab. 3.1) je možno řešit různými způsoby. Především je možné dokázat, že lze s jedním operačním zesilovačem a sítí RC realizovat filtr libovolného řádu. Tímto způsobem lze redukovat na nejmenší možnou míru počet aktivních součástek obvodu, na druhé straně však vytvořené obvody splňují požadované vlastnosti pouze s velmi přesnými hodnotami součástek. Tato citlivost roste s rostoucím řádem filtru. Jiný způsob návrhu dolních nebo horních propustů využívá operační zesilovač jako impedanční převodník, tj. zesilovač s kladným zesílením s vysokou vstupní impedancí a minimální výstupní impedancí. V tomto případě je možné použít zapojení pro první řád. Impedance  $Z_1$  a  $Z_2$  jsou tvořeny prvky RC. V případě aktivního filtru typu dolní propust bude impedance  $Z_1$  nahrazena rezistorem a impedance  $Z_2$  kondenzátorem.

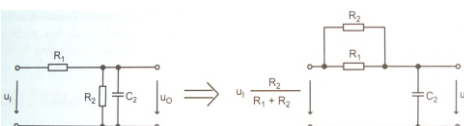


## Zapojení ochrany tranzistoru při spínání induktní zateze (omezení napěťové špičky)

Vypnutí proudu protékajícího induktorem, způsobí napěťový skok, který zničí polovodič. Následující obvody zabezpečují ochranu proti přepětí omezením napěťové špičky pomocí diody.



## Odporový dělič zatížený kapacitou

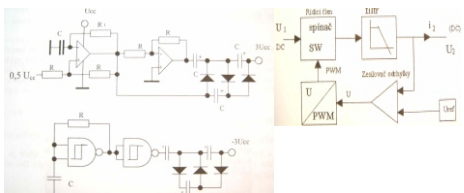


Pro zmenšování signálů zatíženým odporovým děličem, je třeba dělič kompenzovat. Jedná se vlastně o integrátor se zátěží. Chceme zvětšit jenom amplitudu, takže je potřeba potlačit integrační charakter, a to derivací. Doplníme dělič o paralelní kapacitu.  $R_1 C_1 = R_2 C_2$ .

Kompenzovaný dělič =>

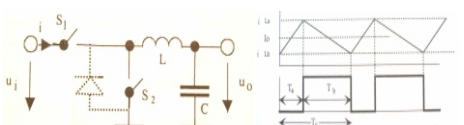
## DC/DC menice

Násobiče se používají jako zdroj vysokého napětí. Jejich význam je i v oblasti zdrojů nízkého napětí bez transformátorů. Horní varianta 2. zesilovače, první pracuje jako AKO generující impulsy se střídou 1:1. Druhý zesilovač je invertor. Polarita diod určuje polaritu výstupního napětí. Dolní schéma je založená na použití SKO (Schmittova KO). Výhodou zapojení je možnost volby dostatečně vysoké vlastní frekvence obvodu, aby kondenzátory mohli být miniaturální. První hradlo pracuje jako AKO a druhé jako invertor. Podle počtu a polarit diod dostáváme na výstupu n-násobek napájecího napětí s požadovanou polaritou.



## Step-down menic

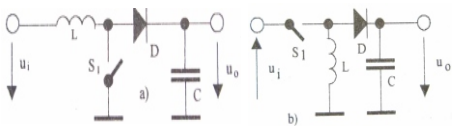
V ustáleném stavu platí:  $W_{in} = W_{out}$  při  $U_i = \text{konst.}$  V části periody  $T_a$  je spínač  $S_1$  sepnut a  $S_2$  rozepnut, v části periody  $T_b$  jsou oba spínače v opačné poloze. Roste-li výstupní proud  $I_o$  a proud vstupní. Prekročí-li se mez, kdy akumulace cívky nestačí křít odběr začíná se indukčnost přesyťovat. To má za následek prudký růst proudu což ohrožuje zejména spínač  $S_1$ . Praktické zapojení propustného měniče obvykle místo spínače  $S_2$  používá speciální rychlou diodu. Podle polarit vstupního napětí a polarit diody se jedná o pozitivní nebo negativní propustný měnič. Pro toto zapojení platí vztah  $U_0 < U_i$



Na konci intervalu  $T_a$  je na indukčnosti napětí  $U_L$ :  $U_L = U_i - U_c = U_i - U_0$ , proud na konci intervalu  $T_a$  teče  $I_L$  bude  $I_L = (U_i - U_0)/L \cdot T_a + I_{o0}$ . Podobně energie  $W_L$  Pole v indukčnosti na konci intervalu  $T_a$ :  $W_L = 1/2 L I_L^2 - dW_L + W_{a0}$ , kde  $W_{a0}$  je energie na počátku intervalu. Během intervalu  $T_b$  se indukce napětí na indukčnosti opačné polaritě, doplní se náboj na C a proud  $I_L$  na konci intervalu  $T_b$  je  $I_L = (-U_0)/L \cdot T_b + I_{o0}$  a energie na konci intervalu  $T_b$  je:  $W_b = dW_b + W_{b0}$ , protože v ustáleném stavu platí:  $dW_a = dW_b$

## Step-Up

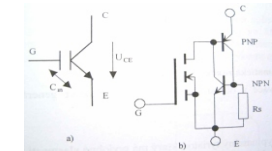
Proud indukčnosti  $I_L$  se lineárně zvyšuje a energie mag. Pole v indukčnosti na konci intervalu  $T_a$ :  $dW_a = 1/2 L I_L^2$  Na počátku intervalu  $T_b$  se  $S_1$  zavírá, dioda  $D$  se otevírá a energie  $dW_L$  hradí ztráty zatěžovacím odporem  $R_z$  a současně doplňuje náboj a energie v C. Při tomto zapojení platí  $U_0 > U_i$  Zapojení se často modifikuje podle druhého obrázku. Zapojení pracuje v zásadě stejně ale rozdíl je na polaritě výstupního napětí. To je vždy obrácené proti napětí vstupnímu. Obrácenou kombinaci vytvoříme otočením diody. Základní problém u všech topologických variant popisovaných měničů, které používají v roli jednoho ze spínačů diodu je právě v nestejných dynamických vlastnostech obou spínačů. Pokud např. Spínač  $S_1$  vypne dřív než sepně dioda, energie mag. Pole indukčnosti způsobí napěťové špičky, které ohrožují ostatnou součástkou základnu.



## IGBT (Insulated gate Bipolar Transistor)

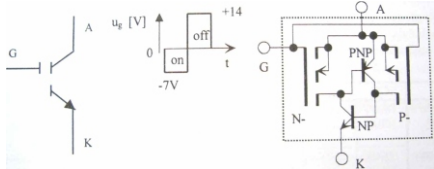
Polem řízený bipolární tranzistor. Tranzistor IGBT má vysoké výkonové zesílení (ovládá se jako MOSFET napětím), ale jinak má vlastnosti bipolárního tranzistoru. Unipolární tranzistor ovládá vodivost čtyřvrstvé struktury PNP, kterou lze nahradit podle b) dvojicí NPN a PNP. Proud dvojice tranzistorů je ovládán odporem kanálu vstupního FETu. VA charakteristika je podobná BJT. Aplikační oblast: střední a velké výkony napětí 100 až 1500V,  $I_c$  10A až 1000A. Vstupní kapacita  $C_{in}$  je menší proti  $C_{in}$  u MOSFETu. IGBT pro napětí nad 100V plně nahradí BJT a vykazuje lepší dynamické vlastnosti. Je vhodný pro aplikace s opakujícími frekvencí do 10kHz





### MCT - MOS Controlled Thyristor

Je vytvořen unipolární technologií v kombinaci s technologií bipolární - MCT. Spojením obou technologií podobně jako v případě IGBT vznikl spínací prvek s vlastnostmi GTO, který je však řízen polem. Má proto velmi vysoké výkonové zesílení a to jak při otevírání tak i při zavírání. Zbytkové napětí je malé a bývá při nejvyšších výkonech cca 1V. Je to prvek s kladným teplotním koeficientem. To umožňuje paralelní řazení stejných prvků. Vynikající vlastnosti umožňují také sériové spojení prvků využíváné např. V energetice. Řízení regenerativního otevření dvojice komplementárních tranzistorů se provede záporným napětím, které otevřít P-MOS transistor a naopak zavírání způsobí kladné napětí na řídicí elektrodě, které otevře N-MOS transistor. Navrhovné jsou pro max. Teplotu čipu  $T=150^{\circ}\text{C}$

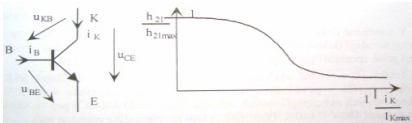


### GTO tyristor (Gate turn-off thyristor)

GTO má stejné jako normální tyristor PNPN přechody. Spíná se stejně jako tyristor malým kladným impulsem do řídicí elektrody, avšak na rozdíl od normálního tyristoru můžeme GTO vypnout zavedením záporného impulsu na řídicí elektrodu. GTO se používají na řízení výkonů v nejvyšších výkonových kategoriích. Spínací parametry: 4000V a 3000A jsou pro GTO typické. Při spínání takto velkých proudů vznikají velké problémy s chlazením a proto jsou kladené neobyčejné nároky na pevnost mechanické konstrukce pouzdra. Řízené zhasnutí záporným napětím na řídicí elektrodu přináší pro obvodové řešení řídicích obvodů rovněž iště specifické problémy. GTO je totiž z hlediska spínacích příkonů velmi nesymetrickým prvkem. Pro vypnutí je potřeba  $|I_{gr}| \approx 750\text{A}$  Typické aplikace: AC a DC. Řízení motorů, indukční ohřev, řízení palivových článků, řízení velkých zálohových zdrojů UPS

### BJT (Bipolar junction transistor)

Je řízený proudem báze Ib. Přechod B-E má vlastnosti diody. Teplotní závislost proudu a napětí uBE je lineární a záporná. Napětí uKB je závislé na stavu tranzistoru. Při zavřeném tranzistoru je uKB>0 jestliže je otevřen na mezi saturace je uKB=0 a při stavu přesycení je uKB<0. Proudový zesilovací čísel h21E je závislý na velikosti protékajícího proudu. Napětí uCE tranzistorového spínače závisí na budícím proudu



### MOSFET

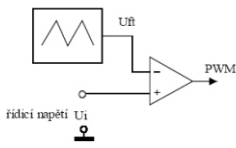
Vzhledem k napě ovému ovládní vykazují obrovské napě ové zesílení. Jedná se o prvek, který napětím mění vodivost kanálu Drain-Source, proto má takový spínač nulové zbytkové napětí. Napětí na MOSFETu ovlivňuje parametr  $R_{DS(on)}$  Spínače na vyšší napětí mají i vyšší odpor  $R_{DS(on)}$  Vyrábějí se v provedení s kanálem N i s kanálem P. Typická pole pro aplikace: Střední výkon (400V/100A), vysoká frekvence spínání. Spínací stroje, UPS, SSR, PWM řízení motorů, řízení trojfázových motorů změnou frekvence.

### PW modulace

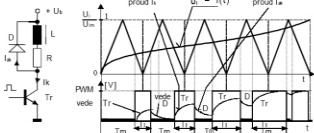
Signál, který přivádíme na PWM může být buď analogový (obvykle napětí nebo proud) a nebo číselový s délkou slova podle požadované přesnosti. Převodník U/PWM se obvykle nazývá PW modulátor. Takový modulátor obsahuje obvykle několik operačních zesilovačů, jejichž zapojení se modifikuje podle požadavků na řízení. Řízení může být buď jednovydrantové, dvouvydrantové nebo čtyřvydrantové. Každý typ řízení vyžaduje určitý typ PW modulace. Zvláštní kapitolu tvoří ty aplikace, kde řídicí signál PWM vzniká i číselných nebo mikropočítačových obvodech. V těchto případech je zbytečné vytvářet převody D/A a posléze A/PWM. Je-li vstupem číslo, pak převod číslo/PWM je úloha pro programovatelné časovače, které jsou obvykle součástí mikropočítače. Některé jednodušší mikropočítače již mají převod číslo/PWM jako hardware vybavení. V této úloze však předpokládáme, že vstupem PWM zesilovače je napětí.

### PW modulátor

Základní princip PW modulátoru je naznačen obr. 5. 1. Generátor trojúhelníkového napětí  $U_{ft}$  s amplitudou  $U_{ftmax}$  má frekvenci  $f_{op}$ . Napětí  $U_i$  je napětí řídicí. Rozsah řídicího napětí je závislý na typu použité PW modulace. Pro jednovydrantové řízení se používá obvykle unipolární modulace.



Výstupem PW modulátoru je impulsní napětí, které ovládá výkonový spínač zesilovače. Nejjednodušší unipolární modulace se uplatní u jednovydrantového řízení podle obr.5.2. Při jednovydrantovém řízení je spínáče v sérii se zátěží. Lze řídit přívod energie do zátěže, např. do motoru, nelze však ovládat brzdění motoru. Používá se pouze pro nejjednodušší aplikace. Příklad zesilovače s jednovydrantovým řízením je na obr.5.2. Na vstup PW modulátoru se přivádí řídicí napětí v rozsahu: 0.Vlastní frekvence PW modulátoru dána:  $U_i/U_{ftmax} \cdot f_{op} = 1/T_{max}$ , aktivní část periody se mění v rozsahu: 0. Délka aktivní části periody je dána vztahem:  $T_i = K1U_i$

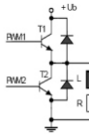


Obr. 5. 2 Jednovydrantové řízení s unipolární PW modulací

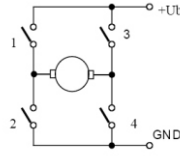
Poznamenejme, že zesilovač musí být doplněn o antiparalelné zapojenou diodu záchytná dioda, rekuperační dioda, nulová dioda), zabezpečující nepřerušeno proud L,R zátěže v okamžiku vypnutí spínače. Na diodu jsou požadavky:  $I_{AKMAX} = I_{KMAX}$

### Dvouvlydrantové řízení

Jednovydrantové řízení motorů neumožňuje řízení při rekuperci či brzdění. Tento nedostatek odstraňuje dvouvlydrantové řízení. Příkladem takového řízení je např. zapojení na obr. 5.3. Existuje několik možností řízení v tomto zapojení. Předpokládáme-li, že zátěž L,R představuje ss. motor, pak jedna z možností řízení je přivedení unipolární modulace podle obr. 5.2 na vstup PWM1 a trvalé rozeptnutí tranzistoru T2. V tomto kvadrantu pracuje zátěž v motorovém provozu. Změní-li se znaménko zátěže a motor se stane generátorem, pracuje zapojení v druhém kvadrantu. Tranzistor T1 bude v tomto případě trvale rozeptnutý a na T2 se bude přivádět modulace PWM2, která zabezpečí řízení brzdění. Kombinací řízení je více. Např. často se používá řízení, kdy platí:  $PWM1 = PWM2$ . V takovém případě se však použije bipolární PW modulace, která převádí na PWM obě polarity vstupního signálu  $U_i$ . Zapojení na obr. 5.3 je univerzální a jeho použití není omezeno pro řízení pouze motoru. Je základem různých typů střídačů a způsob řízení na vstupech PWM1 a PWM2 se liší případ od případu. Jako případ často používaný i pro dvouvlydrantové řízení si ukážeme princip PW modulace pro bipolární operace. Způsob této modulace je na obr. 5.4. Její využití se ovšem nejvíce uplatní u řízení čtyřvydrantového, které má nejbohatší možnosti. Při této modulaci je charakteristická střída impulsů  $\dots = 1$  při nulovém řídicím napětí. Význam této vlastnosti ukážeme při činnosti servozesilovače ve čtyřvydrantovém uspořádání.



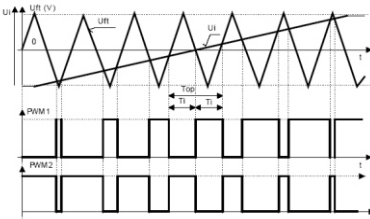
Obr. 5.3 Dvouvlydrantové řízení



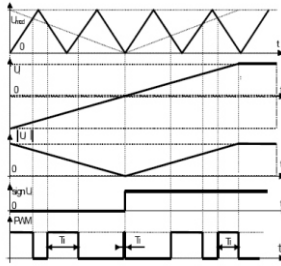
Obr. 5.5 Zapojení pro čtyřvydrantové řízení

### Čtyřvydrantové řízení

Čtyřvydrantové řízení umožňuje řízení motoru pro oba směry otáčení, umožňuje rekuperci do sítě a řízení brzdění. Je to tedy technika, nezbytné pro řízení servomotorů a základní princip bipolární modulace je na obr. 5.4. Principální zapojení nejčastěji používaného zapojení silové části PWM servozesilovače je na obr. 5.5. Spínače 1-4 jsou obvykle nahrazeny spínacími tranzistory, nejčastěji typu MOSFET pro proudy do cca 50A. Pro vyšší proudy (50 - 500A), napětí řádu stovek V a vysoké spínací rychlosti se používají stále více tranzistory IGBT. Běžné se pro řízení používá modulace pro bipolární operace podle obr. 5.4. Ve smyslu označení na obr. 5.5 jsou spínače řízeny: 1, 4 - PWM1 2, 3 - PWM2 Jestliže je řídicí napětí  $U_i = 0$ , pak přesně po dobu jedné půlperiody se na motor přivádí jedna polarita a po dobu druhé půlperiody polarita opačná. Střední hodnota napětí na zátěži je rovna nule, motor se netočí, ale efektivní hodnota napětí na zátěži je nenulová. Jouleovo teplo, které tímto vzniká se musí odvádět. Pokud je takové řízení uplatňováno u polohových servomechanizmů, musí být konstrukce motoru tomuto provozu přizpůsobena. V případech, kdy nelze použít popisovaný typ PW modulace, je možno použít upravené unipolární modulace, která zajišťuje při  $U_i = 0$  nulovou střední i efektivní hodnotu napětí na zátěži. Princip takové modulace je znázorněn na obr. 5.6.



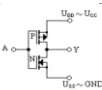
Obr. 5.4 Princip bipolární modulace PWM polohových i rychlostních servomechanizmů.



Obr. 5.6 Unipolární modulace PWM pro čtyřvydrantové operace

### CMOS

Všechny logické obvody CMOS jsou sestaveny ze dvou základních stavebních prvků - z negátoru (viz obr. 2.13) a přenosového hradla (viz obr. 2.14). Princip funkce je možné vysvětlit např. na negátoru (obr. 2.13). Tranzistory pracují v obohaceném módu. Substrát tranzistoru s kanálem P je spojen se zdrojem kladného napájecího napětí a substrát tranzistoru s kanálem N je uzemněn. Jestliže je napětí na vstupu nulové, je kanál P vodivý a kanál N nevodivý. Na výstupu je tedy napětí blízké hodnotě napájecího napětí. Přivedeme-li na vstup napětí blízké k napájecímu, bude vodivý kanál N, kanál P bude nevodivý a na výstupu bude nulové napětí. Výstupní svorka je vždy v příslušné logické úrovni udržována přes malý vnitřní odpor, avšak proud ze zdroje napájecího napětí prakticky neprotéká. Pouze v okamžicích přechodů jsou ze zdroje dodávány náboje řídicích elektrod těch hradel, která přecházejí svým vstupem z jedné úrovně do druhé. Většina vyráběných obvodů má na výstupech zařazeny oddělovače, což jsou vlastně dva negátory za sebou. Obvody s oddělovačem mají strmější převodní charakteristiku a strmější hrany výstupních signálů. Méně se také projevuje vliv kapacitní zátěže. Obvody bez oddělovače se značí UB za typovým označením. I v technologii CMOS jsou vyráběny obvody s třístavovými výstupy.



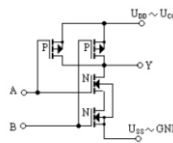
Obr. 2.13 Schéma vnitřního zapojení negátoru CMOS



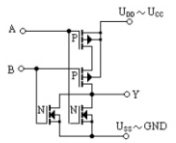
Obr. 2.14 Schéma vnitřního zapojení přenosového hradla CMOS

### Hradla NAND a NOR

Kladné napětí na řídicí elektrodě tranzistoru s kanálem N tranzistor otevírá, naopak tranzistor s kanálem P zavírá. Dá se tedy velmi snadno vysledovat funkce obvodu NAND, jehož vnitřní schéma zapojení (bez opakače) je znázorněno na obr. 2.16 i obvodu NOR (obr. 2.17). Jestliže jsou napětí na vstupech ustálená, pak obvodem protéká pouze zbytkový proud cca 0,5 nA



Obr. 2.16 Schéma vnitřního zapojení CMOS hradla NAND



Obr. 2.17 Schéma vnitřního zapojení CMOS hradla NOR